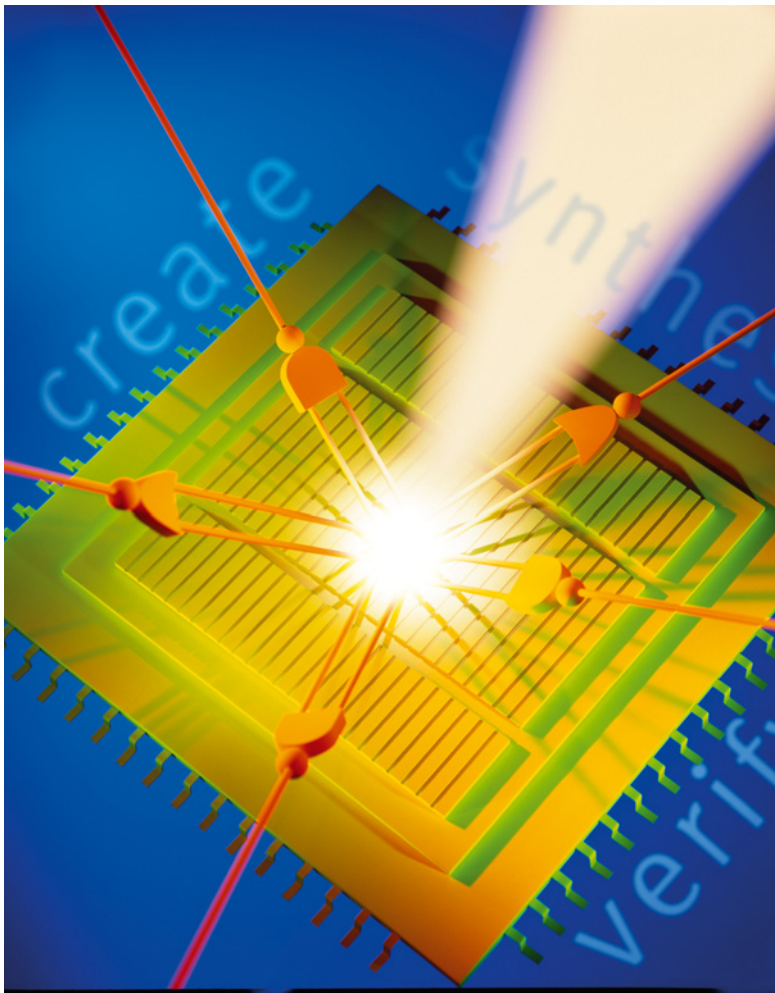


Effiziente Verbesserung der Qualität von Fertigungstests

Mittels Mehrfachdetektion kann die Zahl der identifizierten Brückenfehler signifikant gesteigert werden



Fehlerhafte Bauelemente sicher zu identifizieren, bevor sie in ein System eingebaut oder an einen Endverbraucher ausgeliefert werden, ist das Hauptziel des IC-Fertigungstests. Allerdings eignen sich traditionelle Testmethoden nur eingeschränkt für die Anwendung bei Nanometertechnologien. Die so genannte Multiple-Detect-ATPG-Methode lässt sich sehr einfach für Mehrfacherkennungstests zur Prüfung einer in hohen Stückzahlen produzierten Schaltung einsetzen und trägt somit effektiv dazu bei, DPM-Raten zu senken. GREG ALDRICH, NAGESH TAMARAPALLI

Das Standard-Stuck-at-Fehlermodell reicht für sich genommen nicht mehr aus, eine hohe Testqualität und niedrige DPM-Raten (Defect Per Million) zu gewährleisten. Ein typischer Fertigungstest für 130-Nanometer umfasst At-speed-, Stuck-at (Haltefehler) und häufig IDDQ-Muster. Zwar ist keines dieser Muster direkt für das Auffinden von Signal-zu-Signal-Kurzschlüssen ausgelegt, trotzdem können mit jedem der Muster bis zu einem gewissen Grade einige Prozent dieser Fehler erkannt werden.

Für Strukturen von 90 Nanometer und kleiner können mit dem IDDQ-Test defekte ICs nicht mehr effektiv erkannt werden. Ferner ist der

Anteil der mit Standard-Stuck-at- und Transition-Fehlermodellen auffindbarer Brückenfehler (Bridging Defect) zu niedrig. Daher ist eine neue Testmethode unabdingbar, mit der die Brückenfehlertestabdeckung gemessen und die Gesamttestabdeckung für diese Fehlerart erhöht werden können. Im Allgemeinen gibt es zwei grundlegende Strategien, um die Testqualität über die Steigerung der Brückenfehlerabdeckung zu verbessern: Fehlerzentrische Tests und die Mehrfacherkennung (multiple detect test). Bei den fehlerzentrischen Tests wird einerseits das Fehlermodell fortgeschrieben, um die Fehlercharakteristika genauer zu beschreiben und andererseits ein ATPG-Werkzeug (Automatic Test Pattern Generation) ver-

GREG ALDRICH ist Director of Product Marketing Design-for-Test bei Mentor Graphics

KONTAKT

T+49/89/57096-0
greg_aldrich@mentor.com

NAGESH TAMARAPALLI ist Technical Marketing Engineer im Bereich Design-for-Test bei Mentor Graphics

KONTAKT

T+49/89/57096-0
nagesh_tamarapalli@mentor.com



Beitrag als PDF auf
www.duv24.net

- ▶ Durchführung der Single-Detect-Fehlersimulation unter Anwendung der Single-Detect-Prüffolge T_1 für jeden Fehler
- ▶ Abspeicherung aller mit der Single-Detect-Fehlersimulation unter Anwendung der Prüffolge T_1 erkannten Fehler (TF_{MD})
- ▶ Festlegung der Zahl der Detektionen N
- ▶ Für $K = 1$ bis $(N-1)$
 - ▶ Durchführung der Multiple-Detect-Fehlersimulation unter Anwendung der Prüffolgen T_1 bis T_K für TF_{MD} Fehler
 - ▶ Abspeicherung der K -Mal erkannten Fehler (F_K)
 - ▶ Durchführung einer Single-Detect-ATPG für die F_K Fehler, um die Zahl der Erkennungen um Eins zu erhöhen
 - ▶ Abspeichern der Muster ($T_{(K+1)}$)
- ▶ Durchführung der Multiple-Detect-Fehlersimulation unter Anwendung der Prüffolgen T_1 bis T_N für alle Fehler zur Erstellung des Abdeckungsprofils für die Mehrfacherkennung.

Abb. 1: Die Multiple-Detect-ATPG-Methode im Detail

wendet, um die entsprechenden Testmuster zu erzeugen. Die Erstellung dieser weiterentwickelten Fehlermodelle z.B. für Brückenfehler, erfordert Informationen über das physikalische Layout. Diese wird benötigt, um die Fehlerliste, die dem ATPG-Tool übergeben wird, auf die Fehler zu beschränken, die mit der höchsten Wahrscheinlichkeit auftreten werden. Zwar erhöht der fehlerzentrische Ansatz die Testqualität, er erfordert aber eine umfangreiche Infrastruktur und spezialisierte Werkzeuge. Zusätzlich kann der Test erst nach Abschluss des physikalischen Designs durchgeführt werden, was das Tape Out des Designs verzögert.

Fehler-Mehrfacherkennung

Die Mehrfacherkennung stellt eine Erweiterung konventioneller Fehlermodelle wie des Stuck-at-Fehlermodells dar. Bei diesem Ansatz erzeugt

ein konventionelles ATPG-Tool Muster, die jeden Fehler mehrmals mit der Zielsetzung adressieren, auch ohne Layoutinformationen nicht modellierte Fehler mit einer höheren Wahrscheinlichkeit zu finden. Wenn beispielsweise ein Haltefehler an einem Knoten erkannt wurde, liegt die Wahrscheinlichkeit, einen statischen Brückenfehler an einem anderen, nicht in Korrelation stehenden Knoten zu finden, bei 50 Prozent, wenn dessen Signalwahrscheinlichkeit (die Wahrscheinlichkeit eine logische 1 oder 0 zu treiben) 50 Prozent beträgt. Wird der Stuck-at-Fehler zweimal erkannt, beträgt die erwartete Wahrscheinlichkeit für die Identifikation des Kurzschlusses zu einem unkorrelierten Knoten, der als Aggressor wirkt, 75 Prozent. Generell kann mit der Größe BCE (Bridging Coverage Estimate) die Effektivität angegeben werden, mit der eine Prüffolge Brückenfehler erkennt. Bei einer gegebenen Prüffolge T und einer Zielfehlerliste F lässt sich BCE bei einer

angenommenen Signalwahrscheinlichkeit von 50 Prozent an den Schaltungsknoten gemäß der Formel 1 ermitteln.

$$BCE = \sum_{i=1}^n \frac{f_i}{|F|} \cdot (1 - 2^{-i}) \quad (1)$$

Dabei repräsentiert f_i die Zahl der mit Hilfe von T i -Mal erkannten Haltefehler und $|F|$ steht für die Gesamtzahl der Haltefehler in der Zielfehlerliste F . Der Parameter n gibt an, wie häufig ein Fehler maximal durch T identifiziert werden kann. In der praktischen Anwendung wird n auf die Zahl der maximal durch das ATPG verfolgbaren Detektionen beschränkt. Ist ein Fehler n -Mal erkannt worden, wird er von der Zielfehlerliste gestrichen. Dieses Vorgehen kann je nach Wert des Parameters n einen zu niedrigen Schätzwert für BCE zur Folge haben. Wenn beispielsweise n auf fünf begrenzt ist, liegt die oberste Schranke für BCE bei 96,875 Prozent. Wenn n maximal einen Wert von 10 einnehmen kann, steigt die oberste Schranke auf 99,9 Prozent. Dies reicht in den meisten Fällen aus, um die Qualität der Prüffolge zu beurteilen. Dabei ist zu beachten, dass BCE nicht nur als Maß für die Effektivität dienen kann, mit der eine Prüffolge Brückenfehler erkennt, sondern auch das ATPG-Tool bei der Erstellung der Prüffolge für einen Mehrfacherkennungstest steuern kann.

Erstellungsmethode der Prüffolge für eine Mehrfachdetektion

Abbildung 1 illustriert die Methode zur Erstellung der Prüffolge für eine Mehrfachdetektion. Wie die Abbildung zeigt, bildet die Erstellung der Fehlerliste TF_{MD} den einleitenden Schritt. Sie wird mit Hilfe einer Musterfolge T_1 zur einmaligen Detektion erstellt, indem eine Single-Detect-Fehlersimulation mit T_1 für jeden Fehler der Schaltung durchgeführt wird. Die Muster für die Mehrfacherkennung werden nur für diejenigen Fehler erzeugt, die mit Hilfe der Single-Detect-Prüffolge ermittelt werden konnten. Dies stellt sicher, dass das Prüfmuster für die Mehrfacherkennung nicht zusätzliche Fehler entdeckt, die mit dem ursprünglichen Single-Detect-Muster nicht identifiziert werden konnten. Nur so lässt sich eine direkte Gegenüberstellung der Qualität der Testmuster für die Single-Detect und die Mehrfacherkennung durchführen.

Nachdem die Fehlerliste der mit den Single-Detect-Prüffolgen erkannten Fehler erstellt ist, werden die Testmuster für die Mehrfacherkennung iterativ erzeugt. Bei jedem Iterationsdurchgang K wird eine Multiple-Detect-Fehlersimulation mit Prüffolgen durchgeführt, die bis dahin bereits erzeugt wurden – also T_1 bis T_K , für TF_{MD} Fehler. K -Mal erkannte Fehler werden vermerkt und anschließend eine Single-

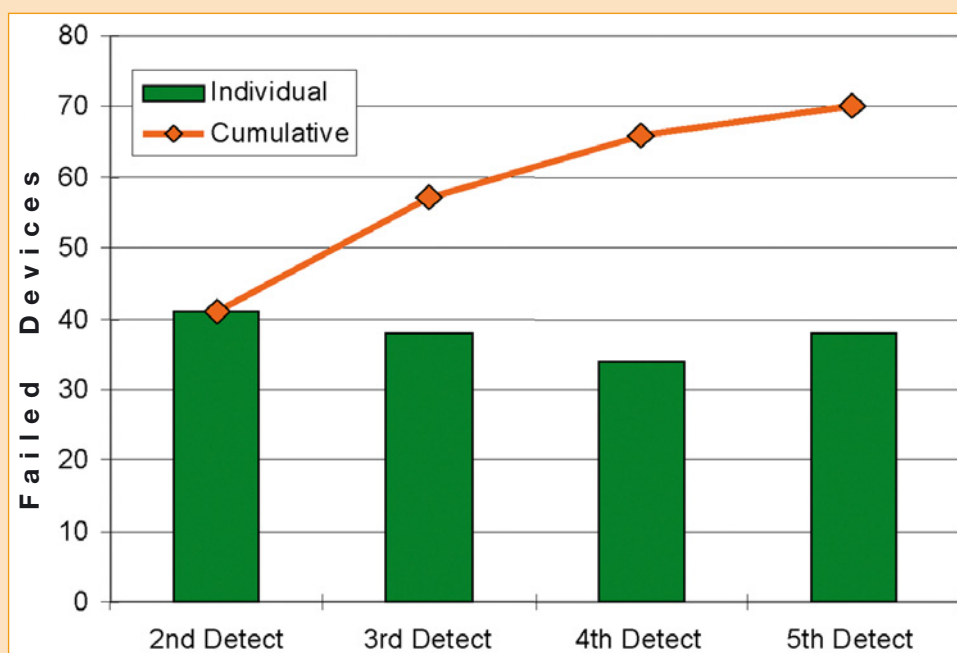


Abb. 2: Zahl (absolut und kumuliert) der mit Multiple-Detect-Muster als fehlerhaft erkannten Prüfling (ASIC)

Detect-ATPG durchgeführt, um die Zahl der Detektionen für diese Fehler um Eins von K auf $(K+1)$ zu erhöhen.

Daran schließt sich als letzter Schritt eine Multiple-Detect-Fehlersimulation mit allen Testfolgen (T_1 bis T_N) an, um das Fehlerabdeckungsprofil für die Mehrfacherkennung zu ermitteln. Mit Hilfe dieses Profils kann BCE abgeleitet und beurteilt werden, wie gut es die wahren Verhältnisse abbildet. Hier sei angemerkt, dass einer der Vorteile der Anwendung der hier beschriebenen Multiple-Detect-ATPG-Methode darin liegt, dass die Effektivität jeder zusätzlichen Erkennung einfach gemessen werden kann, da jede Prüffolge pro Erkennung separat abgespeichert wird.

Die Fehler-Mehrfacherkennung in der Praxis

Die in diesem Artikel vorgeschlagene Methode wurde bei einem von LSI Logic in einem 0,18- μ -Aluminium-Prozess mit fünf Metalllagen [1] gefertigten ASIC angewendet, um eine Mehrfacherkennungsprüffolge mit fünffacher Detektion zu erstellen. Aufgrund der Speichergrenzen kamen nur die ersten 1.000 Testmuster für jede Prüffolge von T_2 bis T_5 zum Einsatz. Die Tabelle 1 listet die Abdeckung der verkürzten Prüffolge für die Mehrfacherkennung zusammenfassend auf. Die Testmuster T_2 bis T_5 wurden mit einer Frequenz unter einem Megahertz ausgeführt und direkt nach dem Produktions-Scan-Muster T_1 in das Testprogramm integriert. Prüflinge, die alle Tests erfolgreich durchlaufen hatten, wurden anschließend mit den Mustern T_2 bis T_5 geprüft. Während des Mehrfacherkennungstests wurden die Ergebnisse „bestanden“ (pass) und „durchgefallen“ (fail) für jeden Abschnitt der Mehrfacherkennungsprüffolge aufgezeichnet. Alle Prüflinge wurden ohne Rücksicht auf diese Ergebnisse dem Rest des Testprogramms unterzogen. Die Zielsetzung dabei war, die relative Effektivität jedes Testabschnitts der Mehrfacherkennungsprüffolge zu bestimmen und darüber hinaus zu ermitteln, ob und welche anderen Tests die defekten Bauelemente erkennen.

Abbildung 2 zeigt, wie viele Fehler (individuell und kumuliert) bei jedem Abschnitt der Multiple-Detect-Prüffolge bei der Untersuchung von über 200.000 Dies aus mehreren Produktionschargen erkannt wurden. Diese Fehler wurden bei Dies ermittelt, die zwar den regulären Stück-at-Prüfdurchlauf mit dem Single-Detect-Prüfmuster T_1 bestanden haben, aber bei einem oder mehreren Abschnitten der Mehrfacherkennungsprüffolge durchgefallen sind. Das Balkendiagramm zeigt, dass in jedem Abschnitt ungefähr gleich viele Prüflinge durchgefallen. Dieses Ergebnis lässt sich mit der in etwa übereinstimmenden Testabdeckung für alle Abschnitte vereinbaren. Die Abbildung zeigt

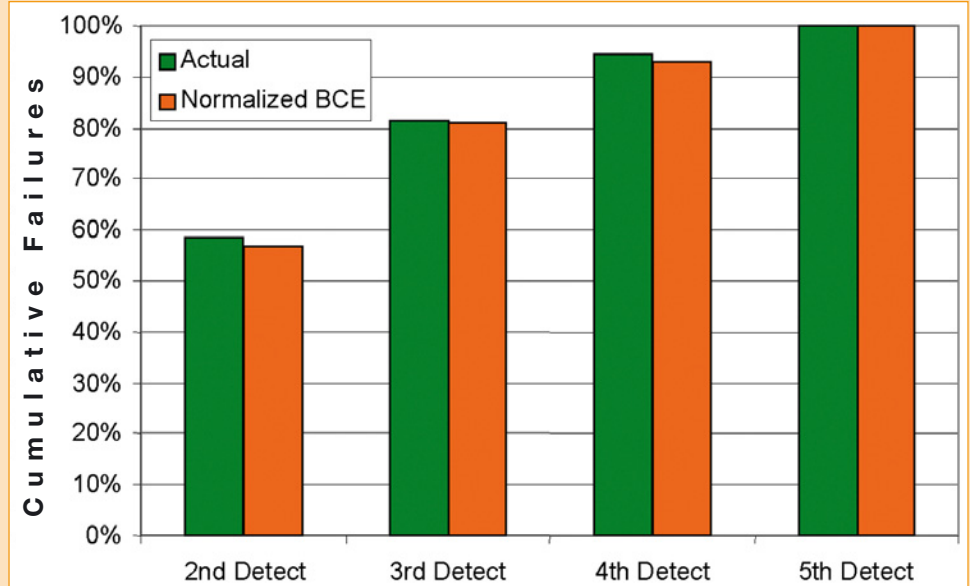


Abb. 3: Vergleich der normalisierten Größe BCE und den erkannten Fehlern (kumuliert) bei Mehrfacherkennungsprüffolgen

zudem das kumulierte Ergebnis der durchgeführten Prüflinge, also die Gesamtsumme der erstmalig erkannten Fehler in jedem zusätzlich angewendeten Testabschnitt. Im betrachteten Fall wurden 70 Fehler mit den Mustern T_2 to T_5 erstmals erkannt. Obwohl die Anwendung der aufeinander folgenden Testabschnitte zu immer weniger zusätzlich erkannten Fehlern führt – wie die Grafik verdeutlicht – bringt selbst noch der letzte Testabschnitt eine beachtliche Zahl defekter Prüflinge ans Licht.

Fazit

Wie die bisher betrachteten Daten belegen, ist es offensichtlich, dass Prüffolgen, die nur bereits identifizierte Fehler erkennen, gegenüber der Anwendung einer Single-Detect-Prüffolge einen zusätzlichen Nutzen bieten. Darüber hinaus ist es wichtig zu verstehen, dass sich die Größe zur Beurteilung der Musterqualität auch zur Vorhersage der tatsächlichen Testqualität eignet. Abbildung 3 zeigt einen Vergleich der relativen Gesamtzahl für jede zusätzliche Erkennung zum relativen Anstieg von BCE für jede zusätzliche Erkennung. Zum Beispiel führt die

Prüffolge T_2 zur Erkennung von 40 der insgesamt mit dem vollständigen Prüfdurchlauf gefundenen 70 Fehlern, was einem Anteil von 57,1 Prozent entspricht. Entsprechend ist T_2 für 2,84 Prozent der fünfprozentigen Verbesserung von BCE des Gesamttests verantwortlich, was einem Anteil von 56,7 Prozent entspricht. Die Daten weisen eine enge Korrelation zwischen der relativen Zahl der defekten Prüflinge und dem relativen BCE-Anstieg auf und bestätigen auch, dass sich BCE während der Multiple-Detect-ATPG für die Messung der Qualität der Prüffolge eignet.

Zusammenfassend lässt sich sagen, dass die vorgeschlagene Multiple-Detect-ATPG-Methode erfolgreich für die Erstellung eines Mehrfacherkennungstests zur Prüfung einer in hohen Stückzahlen produzierten Schaltung eingesetzt wurde. Dabei wies die Größe BCE eine enge Korrelation mit dem ermittelten Ausschuss auf. Wie die experimentellen Ergebnisse belegen, können nur mit einer Multiple-Detect-Prüffolge bestimmte Fehler erkannt und somit die DPM-Raten verringert werden. Multiple-Detect-ATPG kann effektiv dazu beitragen, die niedrigen DPM-Werte zu erreichen, die bei der Anwendung von Nanometertechnologien und hohen Qualitätsstandards gefordert werden. ■

Tabelle 1: Die Werte der Größen SAF und BCE für die verkürzte Prüffolge T_1 bis T_5

Cumulative Test Set	SAF	BCE
	T_1 (4236)	96.85%
T_2 (5237)	96.86%	93.50%
T_3 (6238)	96.86%	94.70%
T_4 (7239)	96.86%	95.31%
T_5 (8240)	96.86%	95.66%
Overall Improvement	0.001%	5.003%

Literatur

- [1] B. Benware, C. Schuermyer, S. Ranganathan, R. Madge, P. Krishnamurty, N. Tamarapalli, K.-H. Tsai und J. Rajski, "Impact of Multiple-Detect Test Patterns on Product Quality", Proc. International Test Conference, S. 1031-1040, 2003

Weiterführende Infos auf www.duv24.net

more @ click DV104811 >